

PCB デザインルールの設定と エラーの解決

アーティクル



nVisageDXP
PretelDXP

PCB Design Rule considerations run from
schematic capture to final DRC

Software, documentation and related materials:

Copyright © 2002 Altium Limited.

All rights reserved. Unauthorized duplication, in whole or part, of this document by any means, mechanical or electronic, including translation into another language, except for brief excerpts in published reviews, is prohibited without the express written permission of Altium Limited.

Unauthorized duplication of this work may also be prohibited by local statute. Violators may be subject to both criminal and civil penalties, including fines and/or imprisonment.

Altium, Protel, Protel DXP, DXP, Design Explorer, nVisage, CAMtastic!, Situs and Topological Autorouting and their respective logos are trademarks or registered trademarks of Altium Limited. All other registered or unregistered trademarks referenced herein are the property of their respective owners and no trademark rights to the same are claimed.

PCB デザインルールの設定とエラーの解決

PCB デザインルールの設定とエラーの解決.....	1
概要.....	1
PCB デザインルール.....	1
PCB ルールの定義.....	1
PCB Rules and Constraints Editor ダイアログ.....	2
ルールの制約内容と適用範囲.....	2
ルールの再利用.....	3
デザインルールチェック.....	3
オンライン DRC.....	3
パッチ DRC.....	3

概要

このアーティクルでは、デザインルールの設定と編集、オンラインやパッチ DRC でのルールチェックについて解説しています。それらはエラーの発生を防ぐと同時に発生した箇所ナビゲートして、エラーを解消する方法について述べられています。

PCB デザインルール

デザインルールは、PCB 設計にとっては追加機能ではなく、設計工程と一体化しています。その為、DXP のデザインルールチェックは設計スタイルと合致するように作られています。以前の PCB 設計作業ではまず設計を完了させ、後で設計内容の検証をする手法で行なわれていました。しかしこの手法では現在の PCB 設計には適応できません。現在の設計では、PCB ごとに予め設定しておいた複雑な各種ルールに対してのエラー発生と同時に検出できるツールが必要とされています。

マニュアル・自動配線双方とも、事前に配線制約を決定しておくのと同様に、デザインルールは設計開始前に設定しておくべきです。事実 "Manual routing" はデザインルールとの関係を強調する為に "Interactive routing" に名称が変更されました。一例を挙げれば、障害（配置済みのトラックでデザインルール違反を引き起こす可能性のあるオブジェクト）を避けるか、または押し退ける配線方法を設定する場合があります。

デザインルールの全ての設定は、ファイル内に PCB ボードと共にセーブされます。ボードデザインを新規に作成した際には、標準的なデザインルールが既に設定されています。これは設計開始前にルールを確立しておく様に、注意を喚起させる DXP の手法です。

PCB ルールの定義

PCB ルールの定義は、PCB ディレクティブ・PCB Rules and Constraints Editor ダイアログ・PCB パネルの 3 箇所を設定することができます。

PCB ディレクティブでは、回路図エディタ側でデザインルールの定義をパラメーターとして設定できますので、PCB ファイル作成前に予めデザインルールを定義しておくことができます。また各ルールには固有の ID が割り当てられており、ルールを PCB ドキュメントに適応させた後の変更による相違を比較して、同期アップデートの際にレポートします。

PCB パネルではルールの適用範囲により PCB ボード上のオブジェクトへのブラウズができます。ここでは既存のルールへのアクセスも可能です。ルール編集中に **Cancel** ボタンを押せば、編集した内容は破棄されます。対照的に PCB Rules and Constraints Editor ダイアログでは編集途中で **Undo** やキャンセルはできません。

PCB Rules and Constraints Editor ダイアログ

PCB Rules and Constraints Editor ダイアログでは今のデザインに対して、デザインルールの新規作成や既存のルールの編集ができます。各ルールは主要なカテゴリとサブカテゴリ（タイプ）に分けられます。同じタイプのルールが複数ある場合、どのルールを優先させるかを DXP が自動で解決します。ルールはカテゴリとサブカテゴリに分類されており、これらの優先順位は、ユーザーが設定し直すことができます。

ダイアログの左側のフォルダツリーパネルでは、**Design Rules** フォルダ下には **10** 種のデザインルールカテゴリが表示されています。ダイアログのメイン編集ウィンドウで、各カテゴリをクリックすると、そのカテゴリに含まれるデザインルールタイプがリスト表示されます。各ルールタイプをクリックすると、そのタイプに含まれた定義済みのルールがリスト表示されます。カテゴリ全体の全てのデザインルールタイプをリスト表示したい場合は、ルートフォルダをクリックします。

クリックしたのがルートフォルダ、カテゴリまたはタイプいずれの場合にも、ダイアログのメイン編集ウィンドウにはルール名称・優先度・タイプ・属するカテゴリ・ルールスコープ（ルールが適用されるオブジェクトの種類や範囲など）といった各ルールの概要がリスト表示されます。このリストから各ルールを有効または無効に設定することもできます。

カテゴリ全体や特定のカテゴリまたはタイプ別のデザインルールのレポートを作成することができます。レポートは表示しているリストあるいはフォルダツリーの各項目で右クリックし、ポップアップメニューから **Report** コマンドを選択すると作成されます。**Report Preview** ウィンドウが新たに開き、選択したルールのレポートが表示されます。

ルールの制約内容と適用範囲

全てのルールには、制約内容と適用範囲（スコープ）の 2 つの基本的な要素があります。スコープで定義する適用範囲は、クエリを使用して設定したオブジェクトにフィルターをかける方法で指定します。これらのクエリは、マニュアルでの入力・エディタ内のプルダウンリストを使用する **Query Builder** や **Query Helper** の高機能なツールを使ってそれぞれ記述することができます。クリアランスルールなど幾つかのルールには、2 つのスコープを持ちます。ルールタイプによって違いはありますが、クリアランスルールの例では、2 つのオブジェクト間の距離を指定する為には、2 つのターゲットが必要になります。これらをバイナリルールと呼び、一般的な 1 つのスコープだけを持つルールと区別しています。

制約内容はルール自体に定義されています。

Rule Wizard は、PCB Rules and Constraints ダイアログから実行できます。このウィザードを使うと、新しく作成するルールの制約内容と適用範囲の設定が簡単に行えます。

ルールの再利用

以前に使用したルールを再利用するためのツールが用意されています。PCB Rules and Constraints ダイアログのフォルダツリー内で右クリックすると、ルールをインポートやエクスポートするためのコマンドが利用できます。

また事前に定義された全てのデザインルールをインポートして再利用したい場合には、デザインルール全てを設定された空白の PCB ドキュメントを準備しておくこともできます。このドキュメントは、以降使用する PCB ドキュメントのテンプレート用として、`\Altium\Template` フォルダに保存しておきます。

デザインルールチェック

シグナルインテグリティルール以外のデザインルールは、設計中（オンライン）または全体を一度に（バッチ）チェックすることができます。Design Rules Checker ダイアログで、オンライン DRC ・ バッチ DRC あるいはその両方を実行させるルールタイプ（クラス）を指定します。

このダイアログで Run ボタンをクリックするとバッチ DRC を実行することができます。オンライン DRC にルールクラスを追加または削除した場合は、変更して Close ボタンを押すと設定したオンライン DRC 項目が有効になります。

オンライン DRC

オンライン DRC（編集集中に実行する違反チェック）を実行させるには、以下の 3 つの条件を満たす必要があります。

PCB Rules and Constraints エディタでルールが実行可能になっている。

Design Rule Checker で必要なルールクラスにオンラインチェックマークが入っている。

Preference ダイアログの Online DRC の項目にチェックが入っている。

3 つの条件が満たされていれば、違反箇所がオンラインチェックされ、エラーの発生している部分はハイライト表示されます。またルール違反が発見されたオンラインルール適用範囲内のオブジェクトは、通常の色から DRC Error レイヤーで割り当てられている色に変化します。（違反オブジェクトは、デフォルトでは明るい緑色で表示されます）

さらに、違反がオンライン DRC で発見されると、その違反は PCB パネルでも表示されています。このようにどのルールに対して違反になったかを確認することで、ルールの内容を変更するかまたはボードを修正するかの判断ができます。個々にリスト表示された違反の表示をダブルクリックすると、各違反についての詳細が表示されます。

バッチ DRC

しかし、オンライン DRC がバッチ DRC に取って代わることはできません。実際オンライン DRC で新たなエラーを見つけることがあります。そのためオンライン DRC の有効性を認識すると同時に、設計の終了はバッチ DRC を実行するべきです。

Design Rule Checker ダイアログでは、オンラインモードでチェック可能であった内容以外にも、シグナルインテグリティルールをチェック内容に追加することができます。DRC を実行する際に、違反の数が指定数を超えたら、DRC をストップさせる機能も用意されています。

バッチモードを実行することの利点は、エラーレポートが作成できることです。このレポートは、チェックされるルールタイプごとにリスト化されています。報告される違反内容には、レイヤー・ネット名・コンポーネントデシグネーター・パッド番号・位置座標といった詳細な参照情報が含まれ、違反内容ごとにリスト表示されます。DRC にはインターナルプレーンの違反やサブネットの詳細を含めるオプションも用意されています。後者は **Unrouted Net** ルールにチェックが入っている場合に利用できます。

DRC レポートは作成しなくても、バッチ DRC 終了後に PCB ワークスペースで違反をハイライト表示させるオプションはオンにしておくことをお勧めします。違反したオブジェクトをハイライト表示する視覚的な補助は、ルール違反を解消するのに有効な手助けになります。